



Title	複合発振型電流共振DC-DC コンバータの高効率化に関する研究
Author(s)	佐藤, 忠彦
Citation	(2012-03-19)
Issue Date	2012-03-19
URL	<a href="http://hdl.handle.net/10069/28815">http://hdl.handle.net/10069/28815</a>
Right	

This document is downloaded at: 2018-12-17T00:33:54Z

# 複合発振型電流共振 DC-DC コンバータの 高効率化に関する研究

長崎大学大学院生産科学研究科  
佐藤 忠彦

コンピュータ、テレビジョン受像機、携帯電話、複写機、オーディオ機器等の数多くの電子機器は広く普及し、日常生活や産業活動において必要不可欠なものとなっている。これに伴い、これらの機器により消費される電力が増大しており、化石燃料枯渇や二酸化炭素排出による地球温暖化対策のために省エネルギー・節エネルギーが強く求められている。このような状況の中、電子機器に対しては消費電力を抑制するためにエネルギー使用に際しての高効率化を図ることが各国により求められている。また、電子機器においては、その動作時に発生する電磁妨害波が他の機器および人体への影響を与えないよう抑制することが求められており、その許容値が決められている。さらに、電子機器の小型・軽量化を実現するため、電源部に関しては更なる小型化が要求されている。

これらの要求を満足する方法の一つとしてハーフブリッジまたはフルブリッジ電流共振形 DC-DC コンバータが提案されている。電流共振形 DC-DC コンバータは共振動作によりソフトスイッチングを行うためスイッチング損失が少なく、低ノイズが実現できるというメリットがあり、本方式を適用した電源装置は様々な分野向けの電源として広く用いられている。しかしながら、その制御にはパルス-周波数変調(PFM)を用いており、一般的には重負荷ではスイッチング周波数は低く、軽負荷ではスイッチング周波数は高い値に制御される。そのためこのコンバータは軽負荷時にスイッチング周波数が上昇することで損失が増大し、効率が低下するという問題が発生する。

これらの問題を解決するため、制御 IC によるパルス幅変調(PWM)と補助巻線駆動による自励制御を用いた複合発振型電流共振 DC-DC コンバータが提案され、その動作モードおよび基本特性が示されている。

本研究では提案された複合発振型電流共振 DC-DC コンバータについて回路パラメータが効率に与える影響を分析し、実用動作状態である定格負荷から中間負荷、さらには待機動作状態などの軽負荷状態についての高効率化を実現するための提案およびその場合に発生する可聴雑音の抑制法に関する提案を行う。

第 1 章は緒言であり、本研究の背景である高効率化に関する要求を電子機器に対して規定されている規格・規制を基に確認し、考察を行った。また軽負荷・無負荷時の効率改善手段として用いられるスイッチング周波数低減手段や間欠発振時に発生する可聴雑音についての問題を整理した。

第 2 章では提案された回路のコンバータの動作状態及び動作モードの解析を行い、出力電力は共振キャパシタの電圧振幅に依存することを示し、一次側に流れる無効電流の観点から電力効率に関して実験的解析を行った。また、トランスの励磁インダクタンスが最大電力効率に与える影響について確認し、定数の選定についての指針を明らかにした。その結果、本回路の電力効率は定格出力付近でスイッチの時比率が 50%である場合に最大となり、またトランスの励磁インダクタンスはスイッチのターンオン時に零電圧スイッチング(ZVS)が達成できる範囲内で大きい値に設定したほうが良く、実験の結果、最大電力効率 95.4%を達成したことを確認した。

第 3 章では本回路の効率向上の為に回路中のスイッチングデバイスに着目して各デバイスの損失の分析を行い、その結果から損失の大部分を占める二次側整流ダイオードの損失低減策として二次側整流部に同期整流回路を適用し、その損失低減効果を確認した。特に本回路の特徴であるスイッチの時比率が変化することにより、2 つある二次側整流ダイオードに流れる電流がスイッチング周期内で非対称となることを活かして、片側のダイオードに対してのみ同期整流方式を適用することで最大効率は 96.3%、平均効率は 95.5%の高効率化を実現できることを確認した。片側のダイオードのみの同期整流回路の置き換えで平均効率を改善可能であることは従来の PFM 制御方式を採用した電流共振コンバータに対して部品点数の観点から小型化の面で有利となる。

第 4 章では、無負荷動作時や軽負荷時のいわゆる待機動作時の高効率化の手段として、本回路に対して新しい待機電力低減手法を提案し、その動作原理を明らかにした。その結果、入力電力すなわち待機電力は二次側出力電力が無負荷の条件で AC100V 入力時 60mW 以下、AC240V 入力時 150mW 以下を達成し、二次側出力電力が 50mW の条件で AC100V 入力時 150mW 以下、AC240V 入力時 250mW 以下を達成した。また待機動作時のコンバータの間欠発振により発生する可聴雑音とトランスに流れる共振電流ピーク値の包絡線の傾きとの関係を実験的に示し、共振電流ピーク値の包絡線の傾きを抑制することで間欠発振時に発生する可聴雑音を抑制可能であることを確認した。

以上、複合発振型電流共振 DC-DC コンバータの高効率化に関する提案を行った。その結果本回路の最大効率は 96.3%、平均効率は 95.5%へ改善し、さらには待機電力については可聴雑音を抑制しながら TV 用 Energy Star プログラムで求められる 1W 以下を十分に満たすことを確認した。本回路を用いることで広い負荷範囲での電子機器用電源の更なる高効率化の可能性を示した。